

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication :

2 389 237

(A n'utiliser que pour les
commandes de reproduction).

A1

DEMANDE
DE BREVET D'INVENTION

(21)

N° 77 12949

(54)

Diode à jonction hyperabrupte, et procédé de fabrication d'une telle diode.

(51)

Classification internationale (Int. Cl.³). H 01 L 29/93.

(22)

Date de dépôt 29 avril 1977, à 14 h 11 mn.

(33)

(32)

(31)

Priorité revendiquée :

(41)

Date de la mise à la disposition du
public de la demande B.O.P.I. — «Listes» n. 47 du 24-11-1978.

(71)

Déposant : Société dite : THOMSON-CSF, résidant en France.

(72)

Invention de : Alain Chopard, Pierre Mehat-Gourdon et Josette Humbert.

(73)

Titulaire : *Idem* (71)

(74)

Mandataire :

D

Vente des fascicules à l'IMPRIMERIE NATIONALE, 27, rue de la Convention — 75732 PARIS CEDEX 15

1

2389237

L'invention concerne les diodes semiconductrices à capacité variable dites "varicap" de type hyperabrupt et les procédés de fabrication, notamment ceux du type collectif, de telles diodes.

On sait que les diodes à capacité variable possèdent une jonction semiconductrice de type "PN", "P⁺N", "NP" ou "N⁺P", que l'on polarise en sens inverse par une tension électrique continue V, et que, dans ces conditions, ces diodes présentent en courant alternatif, une capacité C variant en fonction de la tension de polarisation suivant la formule :

$$C = k V^{-n} \quad (1)$$

où k est une constante pour une diode donnée, et où l'exposant n est de l'ordre de -1/2 et pratiquement constant pour les diodes "varicap" classiques.

On connaît des diodes "varicap" dites de type "abrupt" ou "hyperabrupt". Pour ces dernières, l'exposant n est supérieur à l'unité, au moins pour certaines valeurs de V. Ces performances sont obtenues en agissant sur les paramètres de la formation de la "zone déserte" apparaissant dans le matériau semiconducteur de part et d'autre de la jonction, et principalement du côté de la partie la moins dopée en ce qui concerne les jonctions du type P⁺N ou NP⁺. Si l'on appelle x l'épaisseur de cette zone déserte et S la surface moyenne au niveau de cette zone, on a :

$$C = \frac{\epsilon \epsilon_0 \cdot S}{x} \quad (2)$$

où ϵ et ϵ_0 désignent respectivement la constante diélectrique relative du matériau semiconducteur par rapport à l'air, et la constante diélectrique absolue à l'air.

Dans une première méthode de fabrication de telles diodes, on crée une discontinuité de la concentration en impuretés dopantes en déposant par épitaxie une couche intermédiaire fortement dopée et très mince, de l'ordre de quelques milliers d'angströms, entre une couche fortement dopée de type de conductivité opposée, et une couche normalement dopée de même type de conductivité. Cette méthode donne de bons résultats, mais il est toutefois très difficile d'obtenir une couche intermédiaire aussi mince

2389237

qui soit vraiment homogène, et, en conséquence, les performances varient beaucoup d'un échantillon à l'autre.

Dans une deuxième méthode de fabrication de telles diodes, on fait décroître fortement la section de la diode au niveau de la zone déserte, autrement dit le paramètre S de la formule (2) est une fonction fortement décroissante du paramètre x . En fait, la réalisation d'une telle décroissance, bien que possible par attaque "mésa", est difficile à obtenir d'une manière reproductible et donne en tout état de cause des variations de capacité relativement faibles.

Dans une troisième méthode de fabrication de telles diodes, la jonction est réalisée aux limites d'une région en forme d'outre dessinée à l'intérieur du matériau semiconducteur, cette région présentant un étranglement au niveau des électrodes d'accès, ce qui donne une zone déserte à surface moyenne rapidement décroissante lorsqu'on fait croître la tension de polarisation. Cette méthode conduit à une variation de capacité importante et rapide mais entraîne malheureusement une détérioration également importante du coefficient de surtension de la capacité variable ainsi réalisée.

L'invention a pour objet principal de remédier à ce dernier inconvénient.

La diode suivant l'invention est caractérisée en ce qu'elle comporte un substrat semiconducteur d'un premier type de conductivité, à faible résistivité, une première couche semiconductrice dudit premier type de conductivité, à résistivité moyenne, ayant une épaisseur qui varie suivant une loi telle qu'au moins une nervure apparaisse dans ladite première couche, une deuxième couche semiconductrice d'un type de conductivité opposé audit premier type, à faible résistivité, recouvrant la totalité de la surface de ladite nervure et au moins une partie de la surface de ladite première couche située de part et d'autre de ladite nervure.

L'invention sera mieux comprise, et d'autres caractéristiques apparaîtront au moyen de la description qui suit, et des dessins qui l'accompagnent, parmi lesquels :

2389237

- 3
- la figure 1 représente une caractéristique "capacité-tension" d'une diode à capacité variable de type connu ;
 - la figure 2 représente une coupe transversale d'un matériau semiconducteur ;
 - 5 - la figure 3 est une perspective schématique d'une diode selon l'invention ;
 - la figure 4 est un schéma électrique équivalent d'un élément de la structure de la figure 2 ;
 - la figure 5 représente une caractéristique "capacité-tension"
 - 10 de la diode selon l'invention.

La courbe de la figure 1 donne la variation de $\log C$ en fonction de $\log V$, suivant les notations adoptées dans la formule (1), pour une diode varicap de type hyperabrupt, dans laquelle l'exposant n ne peut plus être considéré comme constant. Dans cette courbe, on voit
15 que, lorsque V est inférieur à V_0 , l'exposant n reste encore sensiblement constant, ce qui explique le segment de droite AB à pente négative. Lorsque V est compris entre V_0 et V_1 , on observe une portion de courbe BD à forte pente négative, correspondant à un coefficient n plus grand que $1/2$, voire bien supérieur à 1. Enfin, au-
20 delà de V_1 (segment DE), la capacité ne varie pratiquement plus.

Figure 2, on a représenté en coupe transversale une plaque 2 de matériau semiconducteur comportant un substrat 200 fortement dopé, de type N^+ , une couche 201 dopée, de type N, et une couche 202 fortement dopée de type P^+ . En outre, la coupe fait apparaître
25 deux reliefs 21 et 22, dont le "cœur" est constitué par du matériau semiconducteur N, tandis que la couche 202 a une épaisseur constante égale à celle qu'elle présente en dehors des reliefs. Ces reliefs constituent des nervures parallèles analogues aux reliefs représentés en perspective figure 3 avec la référence 21.
30 Toutefois, figure 3, les deux reliefs sont identiques et de section rectangulaire, comme le relief 21 de la figure 2, alors que le relief 22 (figure 2) est de section trapézoïdale.

Si l'on appelle x_1 la largeur de la nervure à sa base, x_2 sa largeur au sommet, W_1 la hauteur du relief correspondant, on a
35 par exemple :

4

2389237

 $x_1 = 7$ microns $x_2 = 6$ microns $W = 10$ microns.

Les dimensions x_1 et x_2 sont aussi voisines que possible.
5 Leur ordre de grandeur doit être égal à celui de l'épaisseur de la zone déserte produite dans le matériau N par un champ résultant de l'application à la structure d'une tension de l'ordre de grandeur de V_0 ou de V_1 .

Figure 3, on a représenté un fragment d'une diode selon
10 l'invention comportant un certain nombre de nervures 21 ayant une structure analogue à celle des reliefs 21 ou 22 du matériau de la figure 2. Toutefois, ainsi qu'il est représenté en coupe figure 4, la couche P^+ ne s'étend pas dans tout l'intervalle entre les nervures, le reste de l'intervalle étant occupé par une couche de silice
15 33. Une zone de prise de contact 34, sur la couche P^+ , est aménagée à une extrémité du dispositif de manière à réaliser par la couche P^+ la mise en parallèle des couches superficielles conductrices des nervures (couche P^+).

La fabrication d'une telle structure s'effectue à partir
20 d'un substrat de matériau semiconducteur 31, par exemple de silicium fortement dopé N (N^+) à très faible résistivité, par exemple égale à 0,01 ohm-cm. Sur ce substrat, on dépose, par épitaxie, une couche 32 de même type de conductivité N, mais beaucoup moins dopé de façon à présenter une résistivité moyenne, par exemple 0,5 ohm-cm.
25 L'épaisseur de la couche 32, avant réalisation des nervures, est par exemple de 35 microns, de façon à obtenir une couche résiduelle de 25 microns présentant des nervures de hauteur égale à 10 microns.

On procède alors à une attaque chimique de la couche N après application préalable d'un masque en matériau non attaquable par
30 l'agent chimique employé, masque protégeant la partie supérieure des nervures à réaliser. Normalement une telle attaque donne des profils trapézoïdaux, par suite de la progression de l'attaque sous le masque (attaque latérale). Toutefois, on a pu réaliser des attaques sur une profondeur de 50 microns en limitant l'attaque

latérale à 1 micron environ. Une telle réalisation est possible à condition de tailler le substrat de départ de telle sorte que la surface à épitaxier pour obtenir la couche 32 (figure 3) soit un plan cristallin particulier tel que le plan (100). Une attaque par une solution à base de potasse permet de révéler d'autres plans
5 cristallins et d'obtenir des profils de nervures quasi-rectangulaires

On peut aussi procéder par usinage ionique en choisissant un masque assez épais pour résister à l'érosion ionique.

On peut enfin effectuer une épitaxie localisée dans des fenêtres rectangulaires ouvertes dans une couche de silice par des
10 moyens classiques. Cette couche de silice est ensuite partiellement enlevée pour obtenir la couche 33.

Dans les méthodes autres que l'épitaxie, on protège les sommets des profils à conserver par une couche adéquate (par exemple résine pour l'usinage ionique, Si_3N_4 pour l'attaque chimique du silicium ...) devant résister au traitement employé pour graver les rainures.
15

La couche 33 réalisée par dépôt de SiO_2 ou oxydation thermique est définie telle qu'elle apparaît sur la figure 3 par procédé photographique.

La couche P^+ est alors réalisée par diffusion ou par tout autre
20 procédé susceptible de réaliser un matériau de type opposé au matériau sous-jacent, tel que l'épitaxie, l'implantation ionique ou l'alliage avec un corps donneur ou accepteur.

Enfin des connexions 35 et 36 sont soudées respectivement sur la couche P^+ , en zone 34, et sur le substrat N^+ .

25 Un graphique de fonctionnement de la structure représentée figure 3 est représentée figure 5. On a adopté les mêmes conventions que pour la figure 1.

On voit que la portion BD de la courbe de la figure 1 correspond ici à un segment de droite BD parallèle à l'axe des
30 ordonnées et d'abscisse $\log V_1$. On donne ci-après une explication de ce fait.

Si l'on considère une tension V_M , inférieure à V_1 , le point de fonctionnement sur la courbe de la figure 5 est représenté en M situé entre les points A et B de cette courbe. Figure 4 on a représenté la limite 40 de la zone déserte qui prend naissance dans la
35 couche N lorsqu'on applique la tension V_M entre couches N^+ et P^+ (tension inverse de la jonction P^+N). Cette limite 40 comporte des parties 401 sensiblement rectilignes en dehors du relief 21

et une boucle 402 à l'intérieur de celui-ci. Or, on sait que cette zone déserte se comporte comme une capacité, le reste de la touche N se comportant comme une résistance en série avec la capacité lors de la charge ou de la décharge de celle-ci. On distingue trois parties dans la fraction de structure comportant une seule nervure, à savoir une partie centrale (contenant la boucle 402) et deux parties latérales. Le schéma électrique équivalent comporte trois bras parallèles :

- un bras central comprenant une capacité C_1 (zone déserte) en série avec une résistance R_1 ;
- deux bras latéraux comprenant une capacité C_0 (zone déserte) en série avec une résistance R_0 .

Dans la situation représentée figure 4, la tension V_M fait apparaître une capacité, représentée par l'ordonnée du point M, figure 5, et correspondant à la somme des capacités C_0 (deux fois) et C_1 (une fois).

Lorsqu'on passe de la tension V_M à la tension V_1 , la zone déserte s'accroît, ce qui provoque la disparition de la boucle 402. Cette disparition provoque une brusque diminution de capacité égale à C_1 et représentée par le segment BD.

On a calculé les performances d'une diode au silicium comportant sur un substrat N^+ de résistivité 0,01 ohm, une série de 20 nervures parallèles espacées au pas p (figure 3) de 20 microns, et de dimensions :

- 10 microns en hauteur,
- 6 à 7 microns en largeur,
- 400 microns en longueur.

La résistivité de la couche N est de 0,5 ohm-cm et l'épaisseur de 15 microns entre les nervures. La couche P^+ ne dépasse pas 2 microns et forme en 34 un rectangle de 400 microns sur 20 microns environ. Elle borde les nervures sur 5 microns de largeur de part et d'autre.

Le tableau ci-après donne, pour différentes valeurs de tension V appliquée entre couche P^+ et substrat N^+ , les valeurs calculées de

7

2389237

l'épaisseur e de la zone déserte, de la capacité C , de la résistance série R_S et de la fréquence de coupure f_C de la diode.

V (volts)	e (microns)	C (pF)	R_S (ohms)	f_C (GHz)
- 2	0,5	27	0,435	13,5
- 7	1,0	13	0,400	30
- 18	1,5	2,3	0,293	230
- 30	2,0	1,7	0,269	350
- 60	3,0	1,15	0,221	625

Il est possible de fabriquer plusieurs diodes selon

10 l'invention sur une même rondelle de matériau semiconducteur, les différentes étapes de réalisation étant alors effectuées collectivement.

REVENDICATIONS

1. Diode à jonction hyperabrupte, caractérisée en ce qu'elle comporte un substrat semiconducteur d'un premier type de conductivité, à faible résistivité, une première couche semiconductrice dudit premier type de conductivité, à résistivité moyenne, 5 ayant une épaisseur qui varie suivant une loi telle qu'au moins une nervure apparaisse dans ladite première couche, une deuxième couche semiconductrice d'un type de conductivité opposé audit premier type, à faible résistivité, recouvrant la totalité de la surface de ladite nervure et au moins une partie de la surface 10 de ladite première couche située de part et d'autre de ladite nervure.

2. Diode suivant la revendication 1, caractérisée en ce qu'elle comporte plusieurs nervures formant une série de parallélépipèdes sensiblement rectangulaires, et que ladite deuxième couche forme une série de bandes laissant des vides entre nervures et rattachées entre elles 15 par une bande commune de constitution identique à celle de ladite deuxième couche, laquelle s'étend le long des extrémités voisines de l'ensemble des nervures.

3. Diode suivant la revendication 2, caractérisée en ce que les connexions électriques de ladite diode sont réalisées respectivement sur ledit substrat et sur ladite bande commune. 20

4. Procédé de fabrication de diodes suivant l'une des revendications précédentes, caractérisé en ce qu'il comporte les étapes suivantes :

a) formation, par épitaxie sur ledit substrat, de ladite première couche ; 25

b) réalisation des nervures ;

c) formation par dépôt de silice d'une couche de protection s'étendant sur la surface de ladite première couche en préservant une bande autour desdites nervures et une bande commune aux- 30 dites bandes ;

d) formation de ladite deuxième couche ;

e) finition de la diode.

2389237

5. Procédé suivant la revendication 4, caractérisé en ce qu'à l'étape (b) les nervures sont formées par attaque chimique à travers un masque.

5 6. Procédé suivant la revendication 4, caractérisé en ce qu'à l'étape (b) les nervures sont formées par usinage ionique à travers un masque.

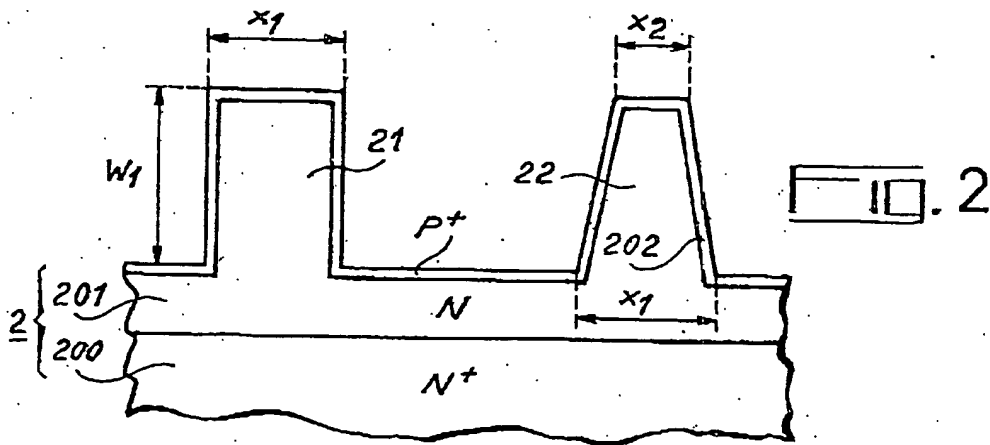
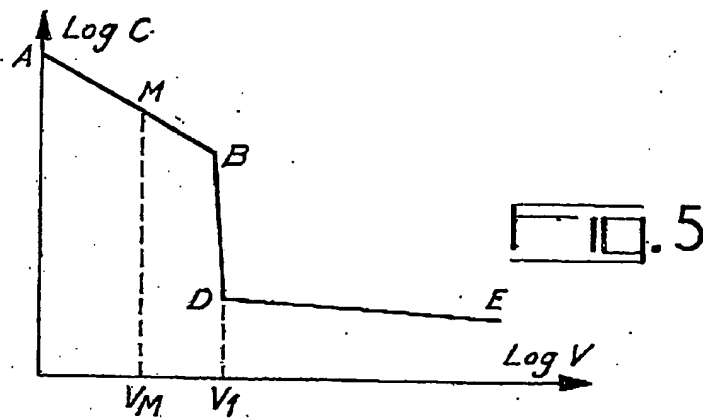
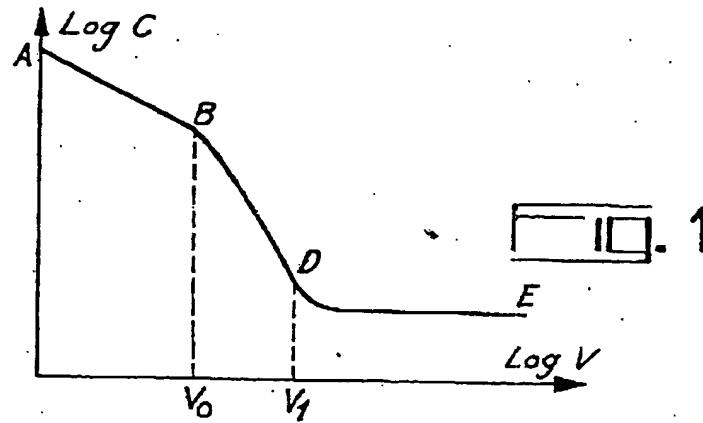
7. Procédé suivant la revendication 4, caractérisé en ce qu'à l'étape (b) les nervures sont formées par épitaxie sélective sur ladite première couche recouverte d'un masque.

10 8. Procédé suivant la revendication 4, caractérisé en ce qu'à l'étape (d) la deuxième couche est réalisée par diffusion.

9. Procédé suivant la revendication 4, caractérisé en ce qu'à l'étape (d) la deuxième couche est réalisée par un procédé autre que la diffusion (épitaxie, implantation ionique, alliage).

Pl. I-2

2389237



Pl. II-2

2389237

